

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 000060375 A  
(43)Date of publication of application: 16.10.2000

(21)Application number: 990008610  
(22)Date of filing: 15.03.1999

(71)Applicant: LG ELECTRONICS INC.  
(72)Inventor: JANG, SEONG HO

(51)Int. Cl. H01J 17/48

(54) DISCHARGE ELECTRODE OF PLASMA DISPLAY PANEL

(57) Abstract:

PURPOSE: A discharge electrode of a plasma display panel is provided to prevent a dielectric layer from being broken out due to a high voltage by changing a discharge electrode structure so as to reduce an initial discharge voltage between electrodes.

CONSTITUTION: A discharge electrode of a plasma display panel comprises a sustain electrode(3) and a dummy electrode(103a). The sustain electrode(3) is formed on an upper substrate(1) of a plasma display panel. The sustain electrode(3) forms a predetermined pattern at an effective surface(1a). The dummy electrode(103a) is disposed at the outside of the sustain electrode(3), and has twice an electrode width as compared with that(t) of the sustain electrode(3) placed in the effective surface.

COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20040315)

Final disposal of an application (application)

특2000-0060375

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>6</sup> (11) 공개번호 특2000-0060375  
H01J 17/48 (43) 공개일자 2000년10월16일

(21) 출원번호 10-1999-0008610  
(22) 출원일자 1999년03월15일  
(71) 출원인 엘지전자 주식회사 구자홍  
(72) 발명자 서울특별시 영등포구 여의도동 20번지  
장성호  
(74) 대리인 경상북도구미시신평1동엘지전자지속사A동405호  
마수용.

심사청구 : 없음

(54) 플라스마 표시패널의 방전전극

요약

본 발명은 플라스마 표시패널에 관한 것으로서, 패널의 제조공정중 전체 셀의 발광을 확인하기 위한 에미징 공정시 전극간의 방전 전압을 낮추어 과 전압인가로 인한 유전층 절연파괴를 미연에 방지할 수 있도록 하는데 목적이 있다.

이를 실현하기 위하여 본 발명은, 두개의 기판이 상호 소정 공간을 유지하며 평행하게 결합되고, 상기 기판중 적어도 일측 기판상의 화상 표시부인 유효면에는 복수가 쌍을 이루며 전압 인가에 의해 상호 방전을 일으키는 전극이 일정 패턴을 이루며 구성되는 플라스마 표시패널에 있어서, 상기 일측 기판의 유효면 외곽에는, 유효면에 위치하는 상기 전극보다 전극폭 또는 전극높이가 큰 더미전극을 구비하게 되며, 이에 따라 선저항이 상대적으로 낮은 더미전극에서 초기 방전이 일어나게 되어 전체적인 방전전압을 낮출 수 있다는 이점이 있다.

도표도

도4

색인어

PDP, 플라스마, 에미징, 더미

명세서

도면의 간단한 설명

- 도 1은 일반적인 PDP의 방전셀 단면도.
- 도 2는 PDP에서의 방전전극 배열도.
- 도 3은 종래 기술에 따른 서스테인 전극이 형성된 상부기판.
- 도 4는 본 발명에 따른 서스테인 전극이 형성된 상부기판.
- 도 5는 본 발명의 일 실시예에 따른 도 4의 A부 확대도.
- 도 6은 본 발명의 다른 실시예에 따른 도 4의 A부 확대도.

\*\*\* 도면의 주요 부분에 대한 부호의 설명 \*\*\*

- 1 : 상부기판, 1a : 유효면, 2 : 하부기판, 3 : 서스테인 전극
- 103a, 103b : 더미전극, 4 : 어드레스 전극, 5 : 유전층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라스마 표시 패널에 관한 것으로서, 더욱 상세하게는 플라스마 표시패널의 생산공정중 셀의 발광상태를 확인하기 위한 에미징 공정시 전극간의 초기방전 전압을 저감시켜 안정적인 방전을 수행할 수

있도록 하기위한 방전전극 구조에 관한 것이다.

일반적으로, 등화상 또는 정지화상 등을 표시하는 화상 표시장치로는 여러 종류가 있는데 그중 플라스마 표시 패널(Plasma Display Panel; 이하 "PDP"라 칭함)은 내부의 기체 방전현상을 이용하여 화상을 표시하는 발광형 소자의 일종으로서, 각 셀마다 액티브 소자를 장착할 필요가 없어 제조 공정이 간단하고, 화면의 대형화가 용이하며, 응답속도가 빨라 대형 화면을 가지는 직시형 화상표시장치 특히, HDTV(High Definition TeleVision) 시대를 지향한 화상표시장치로 텔레비전, 모니터, 옥내외 광고용 표시소자 등의 용도에 사용되고 있다.

또한, PDP는 대형(40~60인치)의 표시소자영역에서 각광을 받고 있는데, 2개의 유리기판이 프리트그라스에 의해 밀봉된 상태의 구조이며, 그 밀봉된 구조내부에는 가스가 100~600 Torr의 압력으로 채워지게 된다.

패널의 화상 표시부에서는 복수의 전극간의 교차부에서 격벽에 의해 구분되는 다수의 화소(셀)를 이루게 되는데, 구동시는 교차되는 전극간에 100볼트 이상의 전압을 인가하고 가스를 글로우 방전시켜서 그 때의 발광을 이용하여 화상을 표시하게 된다.

이와 같은 PDP는 각 셀에 할당된 전극의 수에 따라 2전극형, 3전극형, 4전극형 등으로 분류되는데, 그 중 2전극형은 2개의 전극으로 어드레스(addressing) 및 유지(sustain)를 위한 전압이 함께 인가되는 것이고 3전극형은 일반적으로 면방전형이라고 불리는 것으로 방전셀의 측면에 위치하는 전극에 인가하는 전압에 의하여 스위칭 되거나 또는 유지되도록 한 것이다.

이하에서는, 도 1 내지 도 2에 제시된 장치를 종래의 기술에 따른 3전극 면방전형 PDP의 한 예로서 설명한다.

도 1은 일반적인 3전극형 PDP에서의 전극 구조를 나타낸 도이고, 도 2는 패널에서의 전극 배열을 나타낸 도이며, 도 3은 상기 전극 배열중 종래 기술에 따른 서스테인 전극만이 나타난 상부기판을 나타낸 도이다.

상기 도면에 도시된 바와 같이 종래의 PDP는 화상의 표시면인 상부기판(1)과, 이 상부기판(1)과 일정거리를 사이에 두고 평행하게 결합되는 하부기판(2)으로 이루어진다.

상부기판(1)에는 하부기판(2)과의 대향면에 2개가 하나의 쌍을 이루는 서스테인 전극(3)이 유전층(5)에 의해 도포된 상태로 형성되고, 하부기판(2)에는 어드레스 전극(4)이 서스테인 전극(3)과 직교하는 방향으로 배열되어 복수의 셀을 형성하게 되며, 각 셀에서 2개의 서스테인 전극(3)과 하나의 어드레스 전극(4)이 복수의 셀을 형성하는 3개의 전극간 상호 면방전을 이루게 된다.

특히, 상부기판(1)의 서스테인 전극(3)은 도 3에 도시된 바와 같이 화상이 구현되는 부위의 유효면(1a)에만 형성되지만 아니라 그 외곽에도 위치하게 되는데, 외곽에 위치하는 전극은 실제 PDP 구동시 화상 표시에 영향을 미치지 않는 위치에 형성되어 더미(dummy)전극(3a)이라 불리워 진다.

이와 같이 구성되는 상부기판(1)과 하부기판(2)은 제조공정에 있어서, 각 기판 구성이 완료되면 상호 결합 후 모든 셀에 전원을 인가하여 셀 발광상태를 확인하기 위한 에이징 공정을 수행하게 되며, 이때 서스테인 전극(3)과 함께 더미전극(3a) 역시 전원이 인가되어 방전에 관여하게 된다.

즉, 방전 전압이 인가되면 각 셀에서 쌍을 이루는 서스테인 전극(3)간에 방전 개시전압이 공급되고, 상호 결합된 두 전극간의 전압차에 의해 두 전극간에 면방전이 일어나면서 전체 방전공간의 내부면에 벽전하가 형성된다.

그후, 서스테인 전극(3)과 어드레스 전극(4)에 어드레스 방전전압이 공급되면 셀 내부에 라이팅(Writing)이 이루어져 방전이 일어나게 된다. 그후, 쌍을 이루는 서스테인 전극(3)에 각각 방전 유지전압이 공급되면 어드레스에 의해 방전 전극(4)과의 어드레스 방전 시 발생된 하전입자들로 인해 유지방전이 일어나 셀의 발광이 일정 시간동안 유지되며, 이러한 유지방전은 일측 전극에서 방전이 시작되면 점차 다른 셀로 확산되게 된다.

#### 발광에 이용하고자하는 기술적 요점

전술한 종래의 기술에 의하면, PDP 각 셀의 발광상태를 확인하기 위한 에이징 공정은 각 방전전극중 가장 낮은 방전 개시전압이 낮은 전극 사이에서 초기 방전이 시작된 후 발생된 하전입자들이 인근셀로 전이되면서 점차 전극간 방전이 확산됨을 알 수 있다.

그러나, 상기 종래 기술에 따른 에이징 공정시 서스테인 전극(3)간의 초기 방전 개시전압은 방전 유지전압에 비하여 40~50V 정도 높은 전압에서 방전이 시작되게 되는데, 이때 높은 전압에 인가됨에 따라 기판면에 도포되어 전극을 감싸고 있는 유전층(5)중 유전체가 약한 부위에서 유전층의 절연파괴(Break down)가 일어나고 이로 인해 전극의 단선이 발생하는 문제점이 있었다.

본 발명은 상기한 바와 같은 종래 기술의 문제점을 해결하기 위하여 발명된 것으로, 에이징 공정시 전극간의 초기방전 전압을 저감시킬 수 있도록 방전전극 구조를 변형시켜 고전압으로 인한 유전층의 절연파괴 현상이 발생하지 않도록 하는데 목적이 있다.

#### 본 발명의 구성 및 작용

상기와 같은 목적은,

두개의 기판이 상호 소정 공간을 유지하며 평행하게 결합되고, 상기 기판중 적어도 일측 기판상의 화상 표시면인 유효면에는 복수가 쌍을 이루며 전압 인가에 의해 상호 방전을 일으키는 전극이 일정 패턴을 이루며 구성되는 플라스마 표시패널에 있어서: 상기 일측 기판의 유효면 외곽에는, 유효면에 위치하는 상기 전극보다 전극폭 또는 전극높이가 큰 더미전극이 구비됨을 특징으로 하는 플라스마 표시패널의 방전전극 구조에 의해 이루어질 수 있게된다.

여기서, 상기 더미 전극은, (1) 상기 유효면에 위치하는 전극과 동일한 패턴을 이루며; (2) 상기 유효면에 위치하는 전극보다 전극폭 또는 높이가 1.5~2배 크게 형성됨이 바람직 하다.

또한, 선택적으로 상기 더미전극은, 상기 유효면에 위치하는 전극보다 전극 쌍간의 간격이 작게 구비됨이 바람직 하다.

이와 같이 하면, 유효면 외곽의 더미전극에서의 방전 개시전압이 낮아지게 되고, 초기 방전이 상기 더미 전극에서 시작되게 된 후 점차 기관 전체로 확산될 수 있게됨을 알 수 있다.

그 결과, 에이징 공정시 초기 방전전압을 낮출 수 있게되어 유전층의 절연파괴 및 전극단선 현상을 방지 할 수 있게되는 이점이 있다.

그리고, 본 발명의 실시예로는 다수개가 존재할 수 있으며, 이하에서는 가장 바람직한 실시예에 대하여 상세히 설명하기로 한다.

이 바람직한 실시예를 통해 본 발명의 목적, 특징 및 효과들을 보다 잘 이해할 수 있게된다.

이하, 첨부한 도면을 참조하여 본 발명에 의한 전극구조의 바람직한 실시예를 상세히 설명하기로 한다.

또한, 설명에 사용되는 도면에 있어서, 종래기술과 같은 구성성분에 관해서는 동일한 도면부호를 부여하여 표시하고 그 중복되는 설명을 생략하는 것도 있다.

도 4는 본 발명의 실시예에 따른 POP 상부기판의 서스테인 전극 배치도이고, 도 5는 상기 실시예에 따른 서스테인 전극의 A부 확대도이며, 도 6은 본 발명의 다른 실시예에 따른 서스테인 전극의 A부 확대도이다.

본 실시예에 따른 POP의 상부기판(1)에 형성되는 서스테인 전극(3)은 유효면(1a)에서 일정 패턴을 이루게 되고, 그 외곽에 위치하는 더미전극(103a)은 유효면 내에 위치하는 전극(3)의 폭(t)보다 약 1.5~2배 큰 전극폭(T)으로 형성된다.

즉, 화상 표시에 영향을 미치지 않는 더미전극(103a)의 폭을 증가시켜 선저항을 줄임으로 전극간의 방전 전압을 낮출 수 있게된다.

이와 같이 구성된 상태에서 하부기판(2)과의 합착후 모든 셀에 전원을 인가하여 셀 발광상태를 확인하기 위한 에이징 공정을 수행하게 되면, 모든 전극에 전원이 인가되지만 다른 서스테인 전극(3)에 비해 방전 개시전압이 상대적으로 낮은 더미전극(103a)에서 제일 먼저 초기 방전이 일어나게 된다.

그리고 초기 방전시 생성된 하전입자들이 점차 인근셀로 확산되면서 결국 전체 서스테인전극(3)에서 유지 방전이 일어나게 되어 전체셀의 발광을 확인할 수 있게된다.

이러한 공정을 통해 셀의 발광상태를 확인할 수 있게되며, 전극간 방전시 발생할 수 있는 절연파괴 또는 전극 오방전 등을 검사할 수 있게 된다.

또한, 본 발명의 다른 실시예로는 도 6에 도시된 바와 같이 쌍을 이루는 더미전극(103b)간의 간격을 유효면에 위치하는 서스테인 전극(3)간 간격(D)보다 약 1/4~1/2 적은 간격(d)으로 형성하여 초기 방전전압을 낮춤으로, 전술한 바와 같이 전체 셀에서의 방전전압을 낮추고 안정적인 셀의 발광을 이룰 수 있게된다.

한편 비교 예로서, 즉 종래의 방전전극은 도 3에 도시된 바와 같이 일정 패턴으로 형성되어 전극간의 초기 방전이 불균일한 부분에서 시작되고 높은 방전전압으로 인해 유전층의 절연파괴가 발생하였던 것과는 달리, 본 발명에 따르면 도 4에 도시된 바와 같이 유효면 외곽의 더미전극에서 부터 종래 대비 5~10V 정도 낮은 방전전압으로 초기방전이 시작된 후 점차 인근셀로 확산될 수 있게됨을 알 수 있다.

이 결과에서, 본 발명에 의하면 POP 생산공정중 에이징 공정시 발생할 수 있는 유전층의 절연파괴 현상과 이로인한 전극의 단선을 미연에 방지할 수 있음을 알 수 있다.

그리고, 상기에서 본 발명의 특정한 실시예가 설명 및 도시되었지만 본 발명이 당업자에 의해 다양하게 변형되어 실시될 가능성이 있는 것은 자명한 일이다.

이와 같은 변형된 실시예들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안되며, 이와 같은 변형된 실시예들은 본 발명의 첨부된 특허청구범위 안에 속한다 해야 할 것이다.

#### 발명의 효과

이상 설명한 바와같이 본 발명의 전극구조는 POP 제조공정중 에이징 공정시 전극간 방전전압을 감소시켜 과전압으로 인한 유전층에서의 절연파괴 현상을 미연에 방지할 수 있는 효과가 있다.

#### (57) 청구의 범위

청구항 1. 두개의 기판이 상호 소정 공간을 유지하며 평행하게 결합되고, 상기 기판중 적어도 일측 기판상의 화상 표시부인 유효면에는 복수가 쌍을 이루며 전압 인가에 의해 상호 방전을 일으키는 전극이 일정 패턴을 이루며 구성되는 플라즈마 표시패널에 있어서;

상기 일측 기판의 유효면 외곽에는, 유효면에 위치하는 상기 전극보다 전극폭 또는 전극높이가 큰 더미전극이 구비됨을 특징으로 하는 플라즈마 표시패널의 방전전극.

청구항 2. 제 1 항에 있어서,

상기 더미 전극은,

(1) 상기 유효면에 위치하는 전극과 동일한 패턴을 이루며;

(2) 상기 유효면에 위치하는 전극보다 전극폭 또는 높이가 1.5~2배 크게 형성됨을 특징으로 하는 플라스마 표시패널의 방전전극.

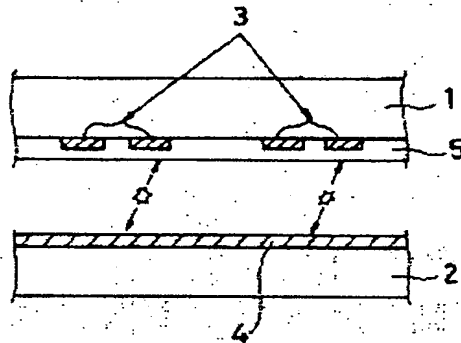
청구항 3. 제 1 항에 있어서,

상기 더미전극은,

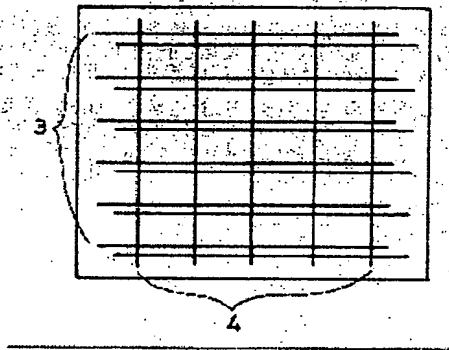
상기 유효면에 위치하는 전극보다 전극쌍 간의 간격이 1/4~1/2로 작게 구비됨을 특징으로 하는 플라스마 표시패널의 방전전극.

도면

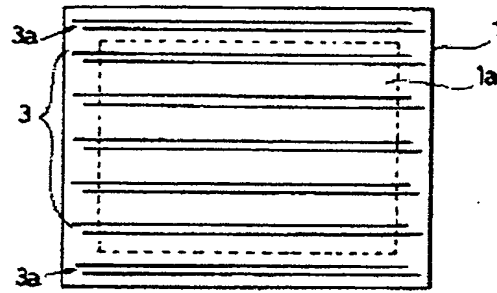
도면1



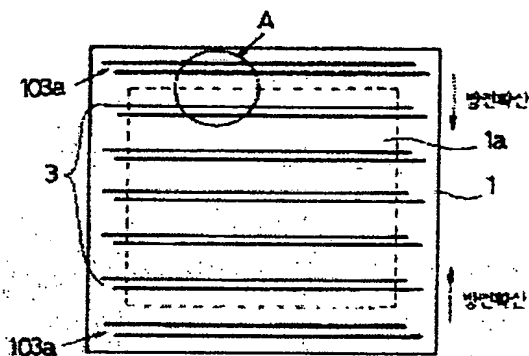
도면2



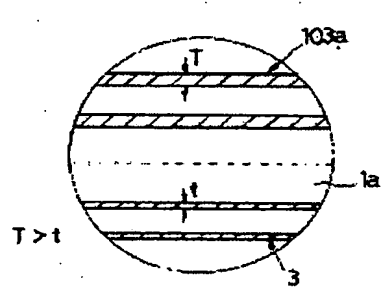
도 13



도 14



도 15



도 8b

